

Двенадцатиразрядная схема сравнения

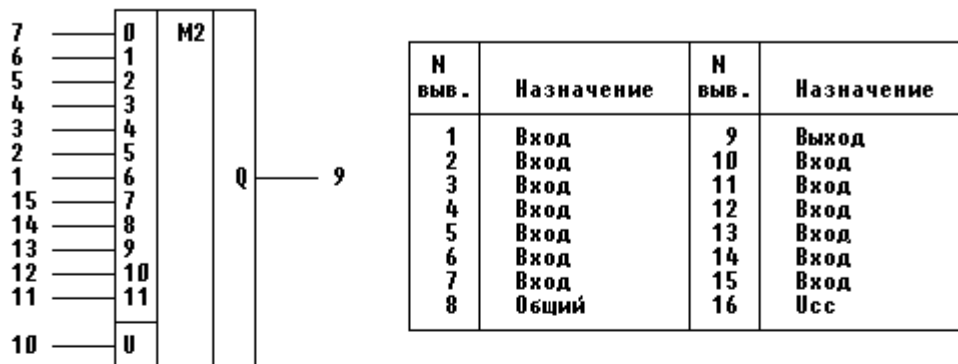
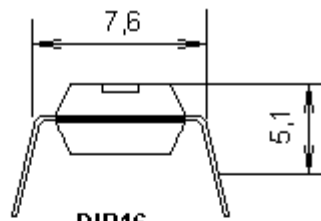


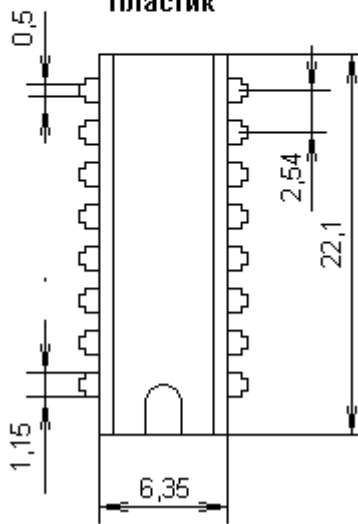
Таблица истинности

Входы							Выход
0	1	2	...	10	11	U	Y
0	0	0	...	0	0	0	0
1	0	0	...	0	0	0	1
0	1	0	...	0	0	0	1
1	1	0	...	0	0	0	0
...
0	0	1	...	1	1	1	1
1	0	1	...	1	1	1	0
0	1	1	...	1	1	1	0
1	1	1	...	1	1	1	1

Микросхема применяется в качестве контроллера четности 12-разрядного числа. Если на вход U подается напряжение низкого уровня, то при четном числе единиц в 12-разрядном слове на выходе будет напряжение низкого уровня, а при нечетном – напряжение высокого уровня. Если на вход U подается напряжение высокого уровня, то при тех же сигналах на входах происходит инверсия логического состояния схемы, т.е. происходит проверка слова на нечетность. Если в слове менее 12 разрядов, на свободных входах при проверке на четность должно быть четное число единиц, а при проверке на нечетность – нечетное. Когда число разрядов в слове превышает 12, можно использовать несколько микросхем, соединяя выход U предыдущей схемы с входом U последующей.



DIP16
Пластик



Тип микросхемы	K561CA1
Фирма производитель	СНГ
Функциональное назначение	12-разрядная схема сравнения
Т,С	-10...+70
Vdd min...Vdd max,В	-0.5...+18
Pd,мВт	300
Напр.сиг.	D-Q
Vil(Vnl),В при Vdd=5В	1.5
Vih(Vnh),В при Vdd=5В	3.5
Icc,мкА при Vdd=5В	<5
TrHL тип,нс при Vdd=5В	65
TrLH тип,нс при Vdd=5В	65
TrHL max,нс при Vdd=5В	195
TrLH max,нс при Vdd=5В	195
Vil(Vnl),В при Vdd=10В	3
Vih(Vnh),В при Vdd=10В	7
Icc,мкА при Vdd=10В	<10
TrHL тип,нс при Vdd=10В	35
TrLH тип,нс при Vdd=10В	35
TrHL max,нс при Vdd=10В	80
TrLH max,нс при Vdd=10В	80
Vil(Vnl),В при Vdd=15В	4
Vih(Vnh),В при Vdd=15В	11
Icc,мкА при Vdd=15В	<20
TrHL тип,нс при Vdd=15В	15
TrLH тип,нс при Vdd=15В	15
TrHL max,нс при Vdd=15В	55
TrLH max,нс при Vdd=15В	55
Корпус	16DIP